

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-143277

(43)Date of publication of application : 25.05.2001

(51)Int.Cl.

G11B 7/09

G11B 21/10

(21)Application number : 11-321571

(71)Applicant : SONY CORP

(22)Date of filing : 11.11.1999

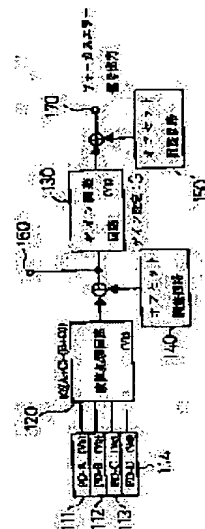
(72)Inventor : OTSUJI ICHIRO

(54) OPTICAL DISK DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To keep an optimum offset adjusting state without being affected by the gain control that is carried out during a servo control operation.

SOLUTION: A 1st offset adjustment circuit 140 and a 2nd offset adjustment circuit 150 are placed at the preceding and next stages of a gain control circuit 130 respectively. The offset voltage of photodetectors 111-114 and an arithmetic processing circuit 120 are detected and the circuit 140 cancels the offset states of the photodetectors 111-114 and the circuit 120 while the servo system of an optical pickup is kept turned off. Then the offset voltage of the circuit 130 itself is detected and canceled by the circuit 150. Then the servo system of the optical pickup is turned on and the gain control is carried out.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-143277

(P2001-143277A)

(43) 公開日 平成13年5月25日 (2001.5.25)

(51) Int.Cl.⁷

識別記号

F I

テーマコード* (参考)

G 1 1 B 7/09

G 1 1 B 7/09

A 5 D 0 9 6

21/10

21/10

R 5 D 1 1 8

審査請求 未請求 請求項の数 6 O L (全 6 頁)

(21) 出願番号 特願平11-321571

(22) 出願日 平成11年11月11日 (1999.11.11)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 尾辻 一郎

鹿児島県国分市野口北5番1号 ソニー国

分株式会社内

Fターム(参考) 5D096 RR01

5D118 AA06 AA18 BA01 CA02 CD02

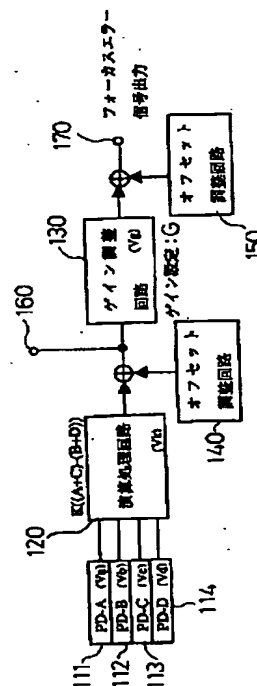
CD03 CD11

(54) 【発明の名称】 光ディスク装置

(57) 【要約】

【課題】 サーボ制御動作中のゲイン調整に影響されることなく、最適なオフセット調整状態を維持する。

【解決手段】 ゲイン調整回路130の前段に第1のオフセット調整回路140を設け、ゲイン調整回路130の後段に第2のオフセット調整回路150を設ける。光ピックアップのサーボ系をOFFにした状態で、フォトディテクタ111~114および演算処理回路120までのオフセット電圧を検出し、第1のオフセット調整回路140によってフォトディテクタ111~114および演算処理回路120のオフセットをキャンセルする。次に、ゲイン調整回路130自体のオフセット電圧を検出し、第2のオフセット調整回路150によりオフセット電圧をキャンセルする。その後、光ピックアップのサーボ系をONにし、ゲイン調整を行う。



【特許請求の範囲】

【請求項 1】 光ディスクからの反射光を検出する複数のフォトディテクタと、前記複数のフォトディテクタによる検出信号を演算処理する演算処理回路と、前記複数のフォトディテクタ及び前記演算処理回路のオフセット電圧をキャンセルするオフセット調整回路と、前記演算処理回路の出力信号のゲインを制御するゲイン調整回路とを有し、

前記ゲイン調整回路の前段に前記オフセット調整回路を設け、前記フォトディテクタ及び前記演算処理回路のオフセット電圧をキャンセルするようにした、
ことを特徴とする光ディスク装置。

【請求項 2】 前記ゲイン調整回路の入力段におけるオフセット電圧を検出するための第 1 の出力端子と、前記ゲイン調整回路の出力段におけるゲイン調整前のオフセット電圧を検出するための第 2 の出力端子とを有することを特徴とする請求項 1 記載の光ディスク装置。

【請求項 3】 前記第 1 の出力端子と第 2 の出力端子とを選択的に切り替えて後段の回路に送るスイッチを有することを特徴とする請求項 2 記載の光ディスク装置。

【請求項 4】 光ディスクからの反射光を検出する複数のフォトディテクタと、前記複数のフォトディテクタによる検出信号を演算処理する演算処理回路と、前記複数のフォトディテクタ及び前記演算処理回路のオフセット電圧をキャンセルするオフセット調整回路と、前記演算処理回路の出力信号のゲインを制御するゲイン調整回路とを有し、

前記ゲイン調整回路の前段に第 1 のオフセット調整回路を設け、前記フォトディテクタ及び前記演算処理回路のオフセット電圧をキャンセルし、

前記ゲイン調整回路の後段に第 2 のオフセット調整回路を設け、前記ゲイン調整回路のオフセット電圧をキャンセルするようにした、
ことを特徴とする光ディスク装置。

【請求項 5】 前記ゲイン調整回路の入力段におけるオフセット電圧を検出するための第 1 の出力端子と、前記ゲイン調整回路の出力段におけるゲイン調整前のオフセット電圧を検出するための第 2 の出力端子とを有することを特徴とする請求項 4 記載の光ディスク装置。

【請求項 6】 前記第 1 の出力端子と第 2 の出力端子とを選択的に切り替えて後段の回路に送るスイッチを有することを特徴とする請求項 5 記載の光ディスク装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、光ディスク装置の

$$X = G \{ K \{ (V_a + V_c) - (V_b + V_d) \} + V_k \} + V_g \quad \cdots (1)$$

次に、エラー信号の出力レベルのオフセット電圧 X をオフセット調整回路 40 によりキャンセルする。そして、光ピックアップのサーボ系を ON にし、エラー出力信号が最適値となるようにゲイン調整を行う。

光ピックアップ制御系に設けられるゲイン調整回路に関し、特に光ピックアップ制御系の各構成要素に含まれるオフセットエラーを調整するためのオフセット調整回路を有する光ディスク装置に関する。

【0002】

【従来の技術】 従来より、CD や CD-R 等の光ディスク装置においては、光ディスクに対する光ビームのフォーカスサーボ制御やトラッキングサーボ制御を適切に行うために、フォーカスエラー出力信号やトラッキングエラー出力信号に対してオフセット電圧調整やゲイン調整を行っている。

【0003】 図 3 は、このようなオフセット電圧調整やゲイン調整を行う従来の光ピックアップ制御系の具体的な構成例を示すブロック図であり、ここではフォーカスエラー信号出力回路の例を示している。図 3 において、フォトディテクタ (PD-A ~ PD-D) 11 ~ 14 は、光ディスクから反射されたフォーカシング用の検出光を検出するためのものであり、それぞれオフセット電圧 V_a ~ V_d を有している。また、演算処理回路 20 は、フォトディテクタ 11 ~ 14 からの検出信号を演算するものである。具体的には、各フォトディテクタ 11 ~ 14 の検出値を A ~ D とし、演算用の係数を K とすると、 $K \{ (A + C) - (B + D) \}$ の演算を行う。この演算処理回路 20 は、それ自体がオフセット電圧 V_k を有している。

【0004】 ゲイン調整回路 30 は、演算処理回路 20 からの出力レベルのゲインを調整して最適なレベルに制御するものである。このゲイン調整回路 30 のゲインを G とすると、演算処理回路 20 の出力は、 $G \{ K \{ (A + C) - (B + D) \} \}$ に制御されて出力する。このゲイン調整回路 30 は、それ自体がオフセット電圧 V_g を有している。オフセット調整回路 40 は、ゲイン調整回路 30 からのオフセット電圧に対応する電圧をゲイン調整回路 30 からの出力電圧に加算することにより、ゲイン調整回路 30 の出力電圧に含まれるオフセット電圧を調整する回路である。

【0005】 次に、以上のような従来の回路におけるフォーカスエラー信号のオフセット調整及びゲイン調整方法について説明する。まず、光ピックアップのサーボ系を OFF の状態で、出力端子 50 から出力されたフォーカスエラー信号の出力レベルと、予め設定されている基準レベルとの差 (オフセット電圧) を検出する。ここで、エラー信号の出力レベルと基準レベルとの差 X は、以下の式 (1) によって与えられる。

【0006】

【発明が解決しようとする課題】 しかしながら、上述のような従来の回路においては、オフセット調整後にゲイン調整を行っているために、各フォトディテクタ 11 ~

14 がもっているオフセット電圧 ($V_a \sim V_d$) や、演算処理回路 20 がもっているオフセット電圧 (V_k) が、ゲイン調整回路 30 のゲイン設定により変動し、ゲイン調整後にオフセット電圧が生じてしまう。ここで、ゲイン調整後のオフセット電圧 Y は、ゲイン調整前のゲイン設定値を G とし、ゲイン調整後のゲイン設定値を G' とすると、

$$Y = (G' - G) \{ K ((V_a + V_c) - (V_b + V_d)) + V_k \}$$

となる。このため、サーボを最適に行うためには、ゲイン調整を行う毎にオフセット調整を行うか、またはゲイン調整後の出力オフセット値を求めるための複雑な演算処理を行わなければならないという問題がある。

【0007】そこで本発明の目的は、オフセット調整回路におけるオフセット値の設定が、サーボ制御動作中のゲイン調整によって変動せず、最適なオフセット調整を得ることが可能な光ディスク装置を提供することにある。

【0008】

【課題を解決するための手段】本発明は前記目的を達成するため、光ディスクからの反射光を検出する複数のフォトディテクタと、前記複数のフォトディテクタによる検出信号を演算処理する演算処理回路と、前記複数のフォトディテクタ及び前記演算処理回路のオフセット電圧をキャンセルするオフセット調整回路と、前記演算処理回路の出力信号のゲインを制御するゲイン調整回路とを有し、前記ゲイン調整回路の前段に前記オフセット調整回路を設け、前記フォトディテクタ及び前記演算処理回路のオフセット電圧をキャンセルするようにしたことを特徴とする。

【0009】このような本発明の光ディスク装置では、ゲイン調整回路の前段にオフセット調整回路を設け、フォトディテクタ及び演算処理回路のオフセット電圧をキャンセルするようにしたことから、ゲイン調整回路の前段で、フォトディテクタ及び演算処理回路のオフセット電圧を調整することができる。したがって、フォトディテクタ及び演算処理回路に対するオフセット電圧の設定値がゲイン調整によって変動することがなく、フォトディテクタ及び演算処理回路のオフセット調整を適正に行うことができる。この結果、オフセット調整回路におけるオフセット電圧の設定値が、サーボ制御動作中のゲイン調整によって変動せず、適正なオフセット調整状態を維持することが可能となる。

【0010】また、本発明は、光ディスクからの反射光を検出する複数のフォトディテクタと、前記複数のフォトディテクタによる検出信号を演算処理する演算処理回路と、前記複数のフォトディテクタ及び前記演算処理回路のオフセット電圧をキャンセルするオフセット調整回路と、前記演算処理回路の出力信号のゲインを制御するゲイン調整回路とを有し、前記ゲイン調整回路の前段に

第1のオフセット調整回路を設け、前記フォトディテクタ及び前記演算処理回路のオフセット電圧をキャンセルし、前記ゲイン調整回路の後段に第2のオフセット調整回路を設け、前記ゲイン調整回路のオフセット電圧をキャンセルするようにしたことを特徴とする。

【0011】このような本発明の光ディスク装置では、ゲイン調整回路の前段に第1のオフセット調整回路を設け、フォトディテクタ及び演算処理回路のオフセット電圧をキャンセルするようにしたことから、ゲイン調整回路の前段で、フォトディテクタ及び演算処理回路のオフセット電圧を調整することができる。したがって、フォトディテクタ及び演算処理回路に対するオフセット電圧の設定値がゲイン調整によって変動することがなく、第1のオフセット調整回路により、フォトディテクタ及び演算処理回路のオフセット調整を適正に行うことができる。また、ゲイン調整回路の後段に第2のオフセット調整回路を設け、ゲイン調整回路自体のオフセット電圧をキャンセルするようにした。この結果、オフセット調整回路におけるオフセット電圧の設定値が、サーボ制御動作中のゲイン調整によって変動せず、適正なオフセット調整状態を維持できるとともに、ゲイン調整回路自体のオフセットも有効に調整することが可能となる。

【0012】

【発明の実施の形態】以下、本発明による光ディスク装置の実施の形態について説明する。本発明の光ディスク装置は、CD、CD-R、またはCD-RW等の光ディスクに対して記録／再生を行う光ディスク装置に用いられるフォーカスエラー信号出力回路やトラッキングエラー信号出力回路に適用し得るものであるが、ここでは、フォーカスエラー信号出力回路に適用した例について説明する。

【0013】図1は、本発明の第1の実施の形態によるフォーカスエラー信号出力回路の構成例を示すブロック図である。図1において、フォトディテクタ (PD-A ~ PD-D) 111 ~ 114 は、光ディスクから反射されたフォーカシング用の検出光を検出するためのものであり、それぞれオフセット電圧 $V_a \sim V_d$ を有している。また、演算処理回路 120 は、フォトディテクタ 111 ~ 114 からの検出信号を演算するものである。具体的には、各フォトディテクタ 111 ~ 114 の検出値を $A \sim D$ とし、演算用の係数を K とすると、 $K \{ (A + C) - (B + D) \}$ の演算を行う。この演算処理回路 120 は、それ自体がオフセット電圧 V_k を有している。

【0014】ゲイン調整回路 130 は、演算処理回路 120 からの出力レベルのゲインを調整して最適なレベルに制御するものである。このゲイン調整回路 130 のゲインを G とすると、演算処理回路 120 の出力は、 $G \{ K \{ (A + C) - (B + D) \} \}$ に制御されて出力する。このゲイン調整回路 30 は、それ自体がオフセット電圧 V_g を有している。第1のオフセット調整回路 14

0は、ゲイン調整回路130の前段に設けられ、演算処理回路120からのオフセット電圧に対応する電圧を演算処理回路120からの出力電圧に加算することにより、演算処理回路120の出力電圧に含まれるオフセット電圧を調整する回路である。第2のオフセット調整回路150は、ゲイン調整回路130の後段に設けられ、ゲイン調整回路130からのオフセット電圧に対応する電圧をゲイン調整回路130からの出力電圧に加算することにより、ゲイン調整回路130の出力電圧に含まれるオフセット電圧を調整する回路である。

【0015】また、本例の回路では、ゲイン調整回路130の入力段にオフセット電圧レベルを取り出すための第1の出力端子160が設けられ、ゲイン調整回路130の出力段にフォーカスエラー信号出力及びオフセット電圧レベルを取り出すための第2の出力端子170が設けられている。また、図1に示す回路の後段には、2つの出力端子160、170から得られたオフセット電圧レベルに基づいて、各オフセット調整回路140、150のオフセット値を制御する制御回路（図示せず）が設けられている。

【0016】次に、以上のような構成の回路におけるフォーカスエラー信号のオフセット調整及びゲイン調整方法について説明する。まず、光ピックアップのサーボ系をOFFにした状態で、第1の出力端子160から得られるゲイン調整回路130の前段、すなわち、フォトディテクタ111～114および演算処理回路120までのオフセット電圧を検出し、この検出値に基づいて第1のオフセット調整回路140のオフセット電圧を設定する。ここで、ゲイン調整回路130の前段におけるオフセット電圧は、 $K((V_a + V_c) - (V_b + V_d)) + V_k$ となる。これにより、第1のオフセット調整回路140によってゲイン調整回路130の前段までのフォトディテクタ111～114および演算処理回路120のオフセットをキャンセルする。

【0017】次に、第2の出力端子170から得られるゲイン調整回路130自体のオフセット電圧を検出し、第2のオフセット調整回路150によりオフセット電圧をキャンセルする。ここで、ゲイン調整回路130自体のオフセット電圧は、 V_g である。これにより、第2のオフセット調整回路150によってゲイン調整回路130自体のオフセットをキャンセルする。

【0018】その後、光ピックアップのサーボ系をONにし、ゲイン調整を行う。ここで、フォトディテクタ111～114及び演算処理回路120のオフセット電圧は、ゲイン調整回路130の前段の第1のオフセット調整回路140でキャンセルされているので、ゲイン調整回路のゲイン設定変更により、エラー信号出力のオフセット電圧に対する影響を計算上なくすることができる。また、本形態で使用するゲイン調整回路130では、ゲイン調整回路単体のオフセット電圧は、ゲイン設定変更

による影響の小さいものとする。したがって、一旦第2のオフセット調整回路150でオフセットをキャンセルされた後は、ゲイン設定変更による影響は小さいものとする。

【0019】このように、本形態の光ディスク装置では、光ピックアップのサーボ系をONし、ゲイン調整を行った後も、エラー信号出力のオフセット電圧に対するゲイン調整の影響は小さいものとなるので、一度オフセット調整を行ってれば、例えば光ディスクを入れ替えた場合等においても、再度オフセット調整をする必要がなくなる。また、オフセット調整後のオフセット値を求めるために、複雑な演算処理作業を行う必要もなくなり、簡易な制御で、安定したフォーカスサーボ動作を得ることが可能となる。なお、以上の例においては、ゲイン調整回路130の後段に第2のオフセット調整回路150を設けたが、ゲイン調整回路単体の出力オフセット電圧が無視できる程度に小さい場合には、第1のオフセット調整回路140だけでオフセット調整を行う構成とすることも可能である。

【0020】図2は、本発明の第2の実施の形態によるフォーカスエラー信号出力回路の構成例を示すブロック図である。なお、この図2において、図1に示す構成と共通の要素については同一符号を付している。本例の構成は、上述した出力端子160、170によって2つのオフセット電圧を並行して検出する代わりに、第1のオフセット調整回路140用に設けた検出端子180とゲイン調整回路130の出力端子170とを共通の出力端子190に選択的に接続するためのスイッチ200を設け、このスイッチ200を切り替えることにより、2つのオフセット調整回路140、150のためのオフセット電圧検出動作を順番に行うようにしたものである。

【0021】次に、本例の回路におけるフォーカスエラー信号のオフセット調整及びゲイン調整方法について説明する。まず、光ピックアップのサーボ系をOFFにした状態で、スイッチ180を検出端子180側に切り替えて、この検出端子160から得られるゲイン調整回路130の前段、すなわち、フォトディテクタ111～114および演算処理回路120までのオフセット電圧を検出し、この検出値に基づいて第1のオフセット調整回路140のオフセット電圧を設定する。これにより、第1のオフセット調整回路140によってゲイン調整回路130の前段までのフォトディテクタ111～114および演算処理回路120のオフセットをキャンセルする。

【0022】次に、スイッチ180を出力端子170側に切り替えて、この出力端子170から得られるゲイン調整回路130自体のオフセット電圧を検出し、第2のオフセット調整回路150によりオフセット電圧をキャンセルする。これにより、第2のオフセット調整回路150によってゲイン調整回路130自体のオフセットを

キャンセルする。その後、光ピックアップのサーボ系を ON にし、ゲイン調整を行う。なお、その他の構成及び動作は、上述した第 1 の実施の形態と同様であるので説明は省略する。

【0023】なお、以上の各形態では、フォーカスエラーの処理回路について説明したが、本発明はこれに限らず、トラッキングエラーやセンターエラー等の処理回路にも同様に適用できるものである。また、以上の各形態においては、ゲイン調整回路 130 の後段に第 2 のオフセット調整回路 150 を設けたが、ゲイン調整回路単体の出力オフセット電圧が無視できる程度に小さい場合には、第 1 のオフセット調整回路 140 だけでオフセット調整を行う構成とすることも可能である。

【0024】

【発明の効果】以上説明したように本発明の光ディスク装置では、ゲイン調整回路の前段にオフセット調整回路を設け、フォトディテクタ及び演算処理回路のオフセット電圧をキャンセルするようにしたことから、ゲイン調整回路の前段で、フォトディテクタ及び演算処理回路のオフセット電圧を調整することができる。このため、フォトディテクタ及び演算処理回路に対するオフセット電圧の設定値がゲイン調整によって変動することがなく、フォトディテクタ及び演算処理回路のオフセット調整を適正に行うことができる。したがって、オフセット調整回路におけるオフセット電圧の設定値が、サーボ制御動作中のゲイン調整によって変動せず、適正なオフセット調整状態を維持することが可能となる。また、ゲイン調整後のオフセット値を求めるために、複雑な演算処理を行う作業がなくなり、簡易な制御で、安定した動作を実現できる。

【0025】また、本発明の光ディスク装置では、ゲイン調整回路の前段に第 1 のオフセット調整回路を設け、フォトディテクタ及び演算処理回路のオフセット電圧を

キャンセルするとともに、ゲイン調整回路の後段に第 2 のオフセット調整回路を設け、ゲイン調整回路自体のオフセット電圧をキャンセルするようにした。このため、ゲイン調整回路の前段で、フォトディテクタ及び演算処理回路のオフセット電圧を調整することができるので、フォトディテクタ及び演算処理回路に対するオフセット電圧の設定値がゲイン調整によって変動することがなく、第 1 のオフセット調整回路により、フォトディテクタ及び演算処理回路のオフセット調整を適正に行うことができる。

【0026】したがって、オフセット調整回路におけるオフセット電圧の設定値が、サーボ制御動作中のゲイン調整によって変動せず、適正なオフセット調整状態を維持できるとともに、ゲイン調整回路自体のオフセットも有効に調整することが可能となる。また、ゲイン調整後のオフセット値を求めるために、複雑な演算処理を行う作業がなくなり、簡易な制御で、安定した動作を実現できる。

【図面の簡単な説明】

【図 1】本発明の第 1 の実施の形態による光ディスク装置のフォーカスエラー信号出力回路の構成例を示すブロック図である。

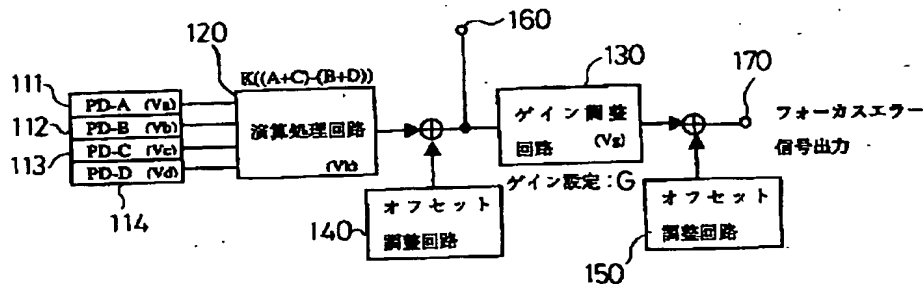
【図 2】本発明の第 2 の実施の形態による光ディスク装置のフォーカスエラー信号出力回路の構成例を示すブロック図である。

【図 3】従来の光ディスク装置におけるフォーカスエラー信号出力回路の構成例を示すブロック図である。

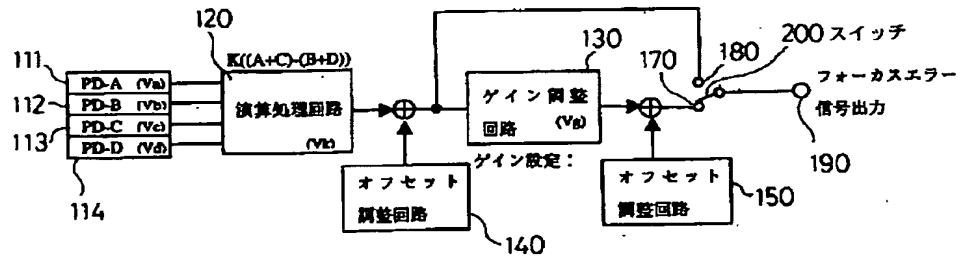
【符号の説明】

111～114……フォトディテクタ、120……演算処理回路、130……ゲイン調整回路、140……第 1 のオフセット調整回路、150……第 2 のオフセット調整回路、160、170、180……出力端子、200……スイッチ。

【図 1】



【図 2】



【図 3】

